

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-195462

(P2018-195462A)

(43) 公開日 平成30年12月6日(2018.12.6)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/10 (2006.01)	H05B 33/10	3K107
H01L 51/50 (2006.01)	H05B 33/14 A	4K029
C23C 14/34 (2006.01)	C23C 14/34 D	
C23C 14/58 (2006.01)	C23C 14/58 A	

審査請求 未請求 請求項の数 2 O L (全 8 頁)

<p>(21) 出願番号 特願2017-98534 (P2017-98534)</p> <p>(22) 出願日 平成29年5月17日 (2017.5.17)</p> <p>特許法第30条第2項適用申請有り 発行者 一般社団法人 日本真空学会 刊行物名 日本真空学会 機能薄膜部会 ナノ構造機能創成専門部会第6回研究会資料 発行日 平成28年11月18日</p>	<p>(71) 出願人 597040902 学校法人東京工芸大学 東京都中野区本町2丁目9番5号</p> <p>(74) 代理人 100109553 弁理士 工藤 一郎</p> <p>(72) 発明者 星 陽一 神奈川県厚木市飯山1583 学校法人東京工芸大学内</p> <p>(72) 発明者 内田 孝幸 神奈川県厚木市飯山1583 学校法人東京工芸大学内</p> <p>(72) 発明者 澤田 豊 神奈川県厚木市飯山1583 学校法人東京工芸大学内</p>
--	--

最終頁に続く

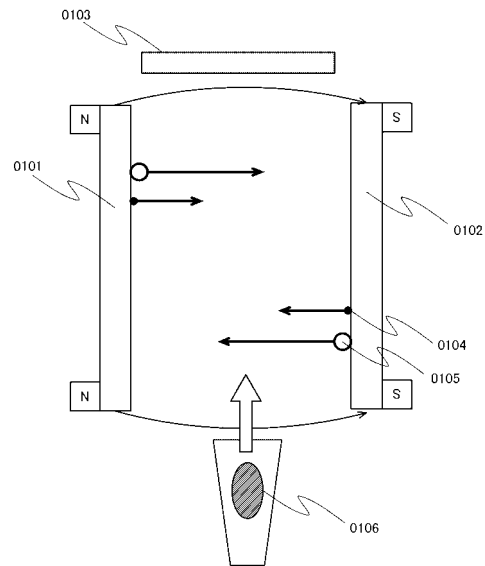
(54) 【発明の名称】 有機EL素子の上部電極膜のスパッタ法による製造方法

(57) 【要約】

【課題】 対向ターゲット式低ダメージスパッタ装置による成膜処理を行い、蒸着法と比べ遜色ない低電圧にて発光する有機EL素子の提供。

【解決手段】 有機EL素子の上部電極膜のスパッタ法による製造方法であって、上部電極膜形成前に基板に保持されたベース基板上に下部陽極、ITOまたはMoO₃バッファ層、p形正孔輸送層、n形有機半導体層と、前記n形有機半導体層上に積層されたLiF層とを準備する準備ステップと、前記準備ステップで有機EL材料を積層したベース基板の温度を40℃以上であって90℃以下に保ちながら、電極膜材料を対向ターゲットとして配置し、対抗空間側面に配置した上記有機EL材料積層ベース基板の積層膜上に、赤外線を照射しながら電極材料をスパッタ堆積するスパッタステップと、を有する有機EL素子の上部電極膜のスパッタ法による製造方法などを提供する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

有機 EL 素子の上部電極膜のスパッタ法による製造方法であって、
上部電極膜形成前に基板ホルダーに保持されたベース基板上に陽極膜と、バッファ層と、
p 形正孔輸送層と、n 形有機半導体層と、前記 n 形有機半導体層上に積層された LiF
層とを準備する準備ステップと、

前記ベースを保持する基板温度を 40 以上であって 90 以下に加熱しながら電極膜
材料を対向ターゲットとして配置し、対抗空間側面に配置したベース基板上の積層膜に電
極材料をスパッタするスパッタステップと、

を有する有機 EL 素子の上部電極膜のスパッタ法による製造方法。

10

【請求項 2】

有機 EL 素子の上部電極膜のスパッタ法による製造方法であって、
上部電極膜形成前に基板ホルダーに保持されたベース基板上に陽極膜と、バッファ層と
、p 形正孔輸送層と、n 形有機半導体層と、前記 n 形有機半導体層上に積層された LiF
層とを準備する準備ステップと、

電極膜材料をベース基板上の積層膜に電極材料をスパッタするスパッタステップと、

スパッタステップの終了後に真空中にてベース基板上の積層膜をアニールするアニール
ステップと、を有する有機 EL 素子の上部電極膜のスパッタ法による製造方法。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、スパッタリング法による上部電極膜の薄膜生成法を用いながら、低電圧でも
動作する有機 EL 素子の製造方法に関するものである。

【背景技術】

【0002】

スパッタ法を用いた有機 EL 素子の上部電極膜作製技術は、量産性や再現性、均一性な
どに優れた薄膜が形成できる一方で、真空蒸着法に比べ、素子特性の劣化が激しい。すな
わち、成膜の過程で高エネルギーの電子やスパッタ粒子の基板衝撃により有機膜が大きな
ダメージを受けてしまい、良好な発光特性を持つ素子を形成できないという問題点があっ
た。これに対し、先行技術では低ダメージ対向ターゲット式スパッタ法を導入し、ダメー
ジの少ない上部電極の成膜が可能となった（非特許文献 1）。

30

【先行技術文献】

【非特許文献】

【0003】

【非特許文献 1】Journal of the Vacuum Society of
Japan Vol. 59 (2016) No. 3 P. 59 - 64 「有機 EL 素子
作製のための低ダメージスパッタ堆積法の開発」

【発明の概要】

【発明が解決しようとする課題】

【0004】

40

しかしながら上記方法で作製した素子を発光させるためには真空蒸着法で製膜したとき
に比べ約 2 倍の電圧をかける必要があり、低電圧で発光する素子を作製する方法の提供が
課題であった。

【課題を解決するための手段】

【0005】

上記課題に対して本発明では、低ダメージスパッタリングの実行時あるいは実行後にベ
ースとなる基板を加熱し電極膜を生成する有機 EL 素子の製造方法を提供する。

【0006】

具体的には、第一に、有機 EL 素子の上部電極膜のスパッタ法による製造方法であって
、上部電極膜形成前に基板ホルダーに保持されたベース基板上に陽極膜、バッファ層、

50

p形正孔輸送層、n形有機半導体層、LiFバッファ層を順に積層して形成した有機EL材料積層基板を準備する準備ステップと、前記準備ステップで作製した有機EL材料積層基板の温度を40℃以上であって90℃以下に加熱した状態で電極膜材料を対向ターゲットとして配置し、対抗空間側面に準備ステップで作製した有機EL材料積層基板を配置し、その積層膜の上に電極材料をスパッタ堆積するスパッタステップと、を有する有機EL素子の上部電極膜のスパッタ法による製造方法を提供する。

【0007】

また、第二に、有機EL素子の上部電極膜のスパッタ法による製造方法であって、上部電極膜形成前に基板ホルダーに保持されたベース基板上にITO陽極、ITOバッファ層、p形有機半導体層、n形有機半導体層と、前記n形有機半導体層上に積層されたLiF層とを準備する準備ステップと、準備したベース基板上の積層膜上に電極材料をスパッタして有機EL素子を作製するスパッタステップと、スパッタステップの終了後に真空中にて得られたベース基板上の有機EL素子をアニールするアニールステップと、を有する有機EL素子の上部電極膜のスパッタ法による製造方法を提供する。

10

【発明の効果】

【0008】

本発明の製造方法によると、大面積基板上に均一な膜を再現性良く形成できるスパッタリング法を採用して上部電極膜を作製しながらも、低電圧で発光する有機EL素子の作製が可能である。

【図面の簡単な説明】

20

【0009】

【図1】本発明にかかる製造方法の概要を示す図

【図2】実施例1を実施した場合の有機EL素子の構造を示す図

【図3】実施例1を実施した場合の有機EL素子の発光特性の変化を示す図

【図4】実施例1を実施した場合の有機EL素子の発光特性の変化を示す別の図

【図5】実施例2を実施した場合の有機EL素子の発光特性の変化を示す図

【発明を実施するための形態】

【0010】

以下、本件発明の実施の形態について、添付図面を用いて説明する。本件発明は、実施例に何ら限定されるべきものではなく、その要旨を逸脱しない範囲において、種々なる態様で実施し得る。実施例1は主に請求項1に、実施例2は主に請求項2について記載する。

30

【実施例1】

【0011】

< 概要 >

本実施例にかかる有機EL素子の製造方法は、対向ターゲット式低ダメージスパッタ装置を使用する。この装置を用いたスパッタ成膜では成膜時のベース基板温度上昇は5℃以下であるため、スパッタリングによる上部電極膜の成膜時にハロゲンランプ等でベース基板表面側から赤外線照射し加熱する。この成膜時の赤外線照射・加熱により、真空蒸着法と比べ遜色ない低電圧で発光可能な有機EL素子の作製が可能である。

40

【0012】

図1は本発明にかかる製造方法に使用するスパッタ装置の一例を示す。この図にあるように、左右に対向してターゲット(0101、0102)を配置し、対向空間側面となる部分にベース基板(0103)を配置する。対向するターゲット(0101、0102)により作られた空間ではプラズマが形成され、酸素負イオン(0104)や、二次電子(0105)が飛び交っている。そして、後述する準備ステップにて準備されたLiF層以下が成膜されているベース基板(0103)に対向してハロゲンランプまたは電熱線等の赤外線を発する加熱装置(0106)を配置する。

【0013】

図2は本実施例の製造方法を実施した場合の有機EL素子の構造を示す図である。この

50

図にあるように、陰極側の電極膜(0201)としてAl(アルミニウム)、陽極側の透明電極膜(0202)としてITO(酸化インジウムスズ)膜を配する。これら電極膜が電源(0203)に接続されている。陰極側では有機層との境界にごく薄いLiF(フッ化リチウム)層を挿入している。n形有機半導体層として電子輸送層のBCP(バソクプロイン(2,9-ジメチル-4,7-ジフェニル-1,10-フェナントロリン))層(正孔阻止層としても働く)(0204)、発光層のAlq₃(トリス(8-キノリノラト)アルミニウム)層(0205)、正孔輸送層としてp形有機半導体のNPB(N,N'-ジ-1-ナフチル-N,N'-ジフェニルベンジジン)層(0206)を採用している。なお、NPB層とITO層の境界にITOバッファ層を配している。このうち、BCP層は電子輸送層および正孔に対するブロッキング層として機能し、NPB層が正孔輸送層として機能する。Alq₃層は電子輸送層を兼ねた発光層として機能する。

10

【0014】

本実施例ではn形有機半導体層にBCPを採用しているがあくまで一例であり、これに限定されるものではない。すなわち、n形有機半導体として種々の素材を有機層として採用できる。また、上部電極膜との境界にLiFバッファ層(またはLiCO₃バッファ層、CsCO₃バッファ層等でもよい)を挿入している。バッファ層があることにより、赤外線照射によってLiイオン(あるいはCsイオン)がAl層およびBCP層に拡散してAl電極とn形半導体層間の電子注入障壁が小さくなるため、低電圧でも動作可能な素子を作製可能になると考えられる。このような効果はn形有機半導体を構成する有機層の素材一般においても得られるものと考えられる。

20

【0015】

以下では、本実施例の有機EL素子の製造方法について、詳細に説明する。

【0016】

準備ステップでは、上部電極膜形成前に基板ホルダーに保持されたベース基板上に陽極膜と、バッファ層と、p形正孔輸送層と、n形有機半導体層と、前記n形有機半導体層上に積層されたLiF層とを準備する処理を実行する。具体的には上部電極膜形成前に基板ホルダーに保持されたベース基板上にITO透明電極膜、ITOバッファ層(またはMoO₃バッファ層)、NPB正孔輸送層、Alq₃発光層、BCP電子輸送層とBCP層上に積層されたLiF層とを準備する処理等を実行するが、本実施例の電極膜作製方法は、この例に限らず基板上に下部電極および有機材料を積層して作製したpn接合のn層上に上部電極膜を作製する場合の全てで適用できる方法である。ここで、「基板ホルダー」は、主に金属製のホルダー等を採用し、「ベース基板」は代表的にはガラスやプラスチックフィルム等を採用する。

30

【0017】

スパッタステップで使用する対向ターゲット式低ダメージスパッタ法では、基板加熱無しでは、成膜中のベース基板の加熱はほとんど起こらない。本ステップでは、前記ベース基板の温度を40以上であって90以下(赤外線照射しながらスパッタ堆積する場合には基板温度は60以上であって90以下)にして、赤外線を照射しながら電極膜材料をスパッタ成膜する。電極材料のターゲットは対向ターゲットとして配置し、対抗空間側面に配置したベース基板上の積層膜に電極材料をスパッタする処理を実行する。赤外線照射下で成膜するとベース基板の表側と裏側では十数度の温度差が発生する。基板の加熱は赤外線を発する電熱線またはハロゲンランプなどの装置により行われる。これらの赤外線ヒーターはヒーターへの入力電力を上下することにより赤外線放出量を制御することが可能であるので好適である。ベース基板温度を40以上とするのは、低温ではAl電極とBCP層界面の電子注入障壁が低減されず、発光特性の変化、すなわち発光電圧の低減の効果を十分に得ることができないためである。この点については後述する。一方、加熱を90以下とするのは、BCPの結晶化の温度が低いため、90以上に達する温度は不可であるためである。電極膜材料のアルミニウムは対向させてターゲットとして配置される。そして対向させてできる空間の側面に有機EL材料積層膜を堆積したベース基板を配置し成膜を行う。このとき、成膜時のスパッタガス圧P(mTorr)は、P(mTorr)

40

50

$r r) > 48 / L (cm) (L (cm) : \text{ターゲット} \cdot \text{基板間距離})$ とすることが望ましい。これにより、スパッタ時に発生する高エネルギー粒子の基板入射を抑制することができ、有機膜であるBCPを損傷せずに成膜処理を実行することができる。

【0018】

図3は、実施例1の製造方法を実施した場合の、ハロゲンランプ加熱による発光特性の変化を示す図である。なお、スパッタガス圧は8mTorr下での結果である。まず、真空蒸着法(normal evapo)で成膜した場合(0301)と加熱処理を加えずにスパッタリング(sputter-deposition)のみで成膜した場合(0302)の発光電圧の違いをみると、同じ光量を得ようとすると、スパッタリングによる場合(0302)は真空蒸着法の場合(0301)よりおよそ2倍以上の電圧が必要になるということが分かる。次に、基板を赤外線照射で加熱した場合の発光特性をみる。それぞれハロゲンランプへの投入電力を53.4W、63W、80.6W、139.2Wに変化させて発光電圧と明るさの関係を見てみると、投入電力が80.6Wのときが最も高効率で発光していることが分かる。このように、成膜中にハロゲンランプ加熱により赤外線を照射することで、その照射量に応じて低電圧で高光量を得ることができる有機EL素子を作製することができる。

10

【0019】

図4は、実施例1の製造方法を実施した場合の、ハロゲンランプ加熱による発光特性の変化を示す別の図である。この図にあるように、蒸着法で成膜した場合(0401)と、ハロゲンランプが発する赤外線にて加熱した複数の場合(0402~0404)の電圧と発光量との関係を示している。Tsで示される温度は、成膜中の基板温度ではなく、スパッタを行わずに、ハロゲンランプで基板を3分間照射して基板裏面に配置したサーモプレートの温度上昇を測定した値である(赤外線照射しながらAl膜をスパッタ堆積した場合には、Al膜の赤外線反射効果によって、サーモプレートの温度上昇は43以下に抑制されるが、赤外線反射が少ないAl電極堆積初期に有機層とAl電極界面は赤外線照射で加熱され、電子注入障壁の小さな界面が形成される)。ここで図示してある3つの温度条件は同じ照射条件で有機EL素子を作製した場合の発光特性である。Tsが43より大きく48未満である場合(0402)に比べ、Tsが71より大きく76未満の場合(0403)では同電圧でもより高光量を得られることが分かる。そして、Tsが76より大きく82未満の場合(0404)にまで上げるとさらに高光量を得ていることが分かる。すなわち、同じ光量を得ようとした場合により低電圧で動作できる素子の作製ができることが分かる。この低電圧化の効果は、BCP層の結晶化温度である90を上限に奏することが推定される。下限についてはTsが48と71のほぼ中間である60程度から低電圧化の効果が顕著になるものと推定される。

20

30

【実施例2】

【0020】

<概要>

本実施例の有機EL素子の製造方法は、準備ステップとスパッタステップの後に、真空中にてベース上の積層膜を加熱するアニールステップをさらに有する。アニールステップを付加することにより、真空蒸着法と同等の発光特性を持つ素子の作製が可能である。

40

【0021】

以下では、本実施例の有機EL素子の製造方法について、詳細に説明する。

【0022】

準備ステップでは、上部電極膜形成前に基板に保持されたベース基板の上に陽極膜と、バッファ層と、p形正孔輸送層と、n形有機半導体層と、前記n形有機半導体層上に積層されたLiF層とを準備する処理を実行する。具体的には、上部電極膜形成前に基板ホルダーに保持されたベース基板の上に陽極電極膜、ITOまたはMoO₃バッファ層、正孔輸送層(NPB層)、発光層のAlq₃層、電子輸送層のBCP層とBCP層上に積層されたLiF層とを準備する処理等を実行する。本ステップは実施例1と同様な処理であるので詳細は記載を省略する。

50

【0023】

スパッタステップでは、電極膜材料をベース上の積層膜に電極材料をスパッタする処理を実行する。スパッタリングの方法は種々の方法を採用することができるが、高エネルギー粒子が基板に入射することによるBCP層などの有機層の損傷を防ぐために対向ターゲット式スパッタ法を用いることが望ましい。このとき、成膜時のスパッタガス圧P (mTorr)は、 $P (mTorr) > 48 / L (cm)$ (L (cm) : ターゲット・基板間距離)とすることが望ましい。本実施例のスパッタステップにおいては、加熱処理を行わず、後述するアニールステップにおいて加熱処理を実行する。

【0024】

アニールステップでは、スパッタステップの終了後に真空中にてベース上の積層膜をアニールする処理を実行する。アニールとはベース上にできた積層膜に対して低温で加熱処理することを指す。加熱処理の温度であるが良好な発光特性を有する素子の作製のためには60 ~ 90 の範囲で加熱することが望ましい。図5は、実施例2の製造方法を実施して作成した素子の発光特性の変化を示す図である。この図にあるように、作製後約82 のアニーリング(82 まで加熱後約1分間保持)を施した素子(82) (0501)は、アニーリングを施さない場合(a s - d e p o) (0502)に比べて真空蒸着法により作製した素子(e v a p o .) (0503)に近い特性を持つことが分かる。

10

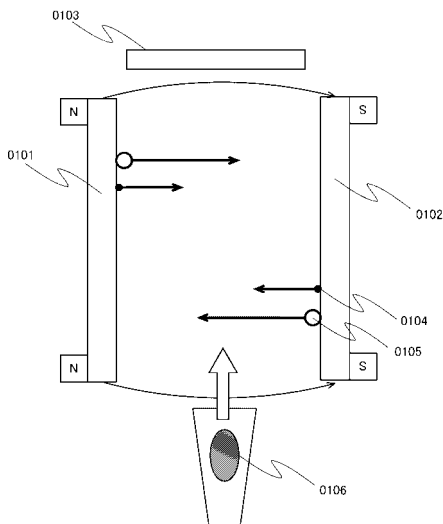
【符号の説明】

【0025】

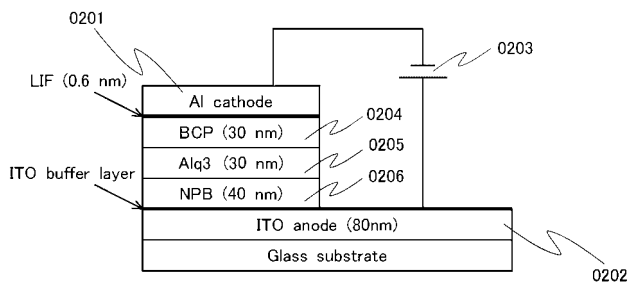
- 0101、0102 ターゲット
- 0103 ベース基板
- 0106 加熱装置

20

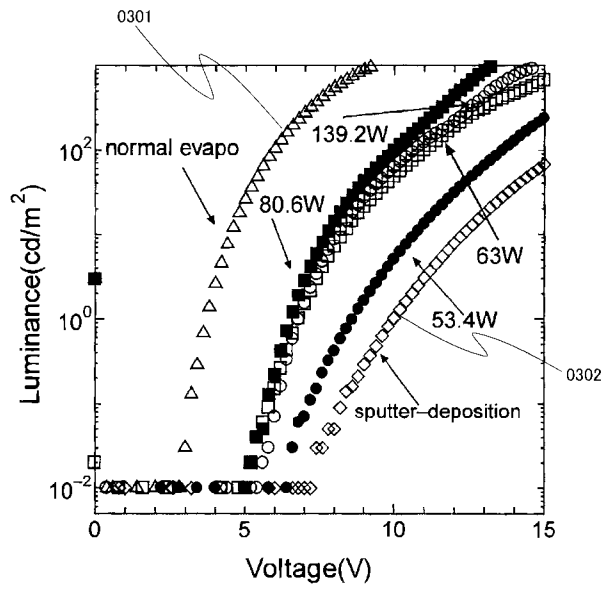
【図1】



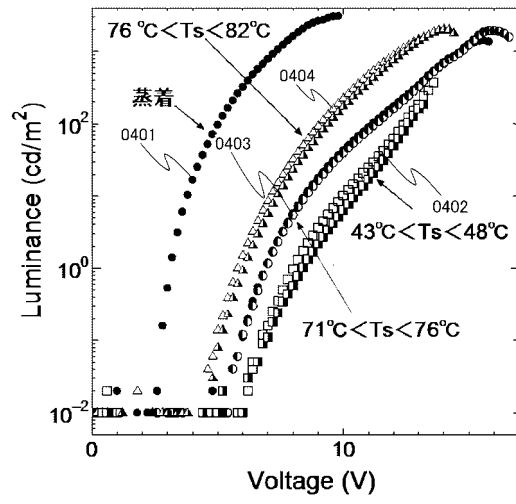
【図2】



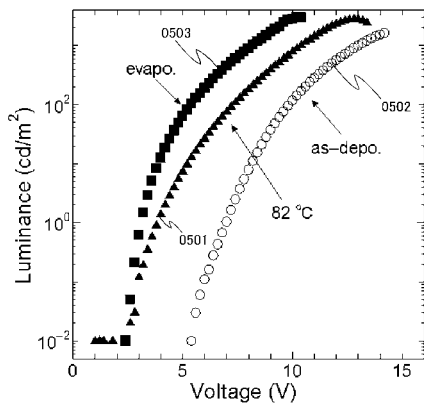
【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

Fターム(参考) 3K107 AA01 CC12 CC42 CC45 DD41Y FF17 GG05 GG26 GG32
4K029 AA09 AA24 BA03 BC03 BD02 CA05 DC03 DC32 DC34 DC40
EA08 GA01